

DIALOG(R)File 347:JAPIO
(c) 2003 JPO & JAPIO. All rts. reserv.

02539053 **Image available**
PICTURE SIGNAL PROCESSOR

PUB. NO.: 63 -155953 [JP 63155953 A]
PUBLISHED: June 29, 1988 (19880629)
INVENTOR(s): NAKAZATO KATSUO
 MARUYAMA YUJI
 KUROSAWA TOSHIHARU
 TAKAHASHI KIYOSHI
 TSUCHIYA HIROYOSHI
APPLICANT(s): MATSUSHITA ELECTRIC IND CO LTD [000582] (A Japanese Company
 or Corporation), JP (Japan)
APPL. NO.: 61-304248 [JP 86304248]
FILED: December 19, 1986 (19861219)
INTL CLASS: [4] H04N-001/40; G06F-015/64
JAPIO CLASS: 44.7 (COMMUNICATION -- Facsimile); 45.4 (INFORMATION
 PROCESSING -- Computer Applications)
JOURNAL: Section: E, Section No. 678, Vol. 12, No. 418, Pg. 138,
 November 07, 1988 (19881107)

ABSTRACT

PURPOSE: To improve the gradation reproducing characteristic at the low and high density region of an input level by obtaining a residual error from the total sum between a binarization picture element and the arranged error arrangement so as to apply correction at the processing of next picture element in arranging the binarization error of the noticed picture element with respect to the circumferential picture element.

CONSTITUTION: A residual error arithmetic means 113 obtains the total sum or error arranged values of the circumference of a noted picture element from an error arrangement arithmetic means 110 with respect to the unprocessed picture elements and calculates the residual error being a difference from the binarization error from a difference arithmetic means 109. Then the correction is applied by using the residual error at the processing of next picture element. Thus, the total sum between the binarization error and the error arranged value of the circumferential picture element is made coincident to improve the gradation reproducing characteristic of a low and high density regions of the input level thereby preventing the production of moire pattern.

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許出願公告番号

特公平7-22334

(24) (44)公告日 平成7年(1995)3月8日

(5)Int.Cl. ⁶	識別記号	庁内整理番号	P I	技術表示箇所
H 0 4 N 1/403		4226-5C	H 0 4 N 1/ 40	1 0 3 A

発明の数1(全 8 頁)

(21)出願番号	特願昭61-304249	(71)出願人	999999999 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	昭和61年(1986)12月19日	(72)発明者	中里 克雄 神奈川県川崎市多摩区東三田3丁目10番1号 松下技研株式会社内
(65)公開番号	特開昭63-155953	(72)発明者	丸山 祐二 神奈川県川崎市多摩区東三田3丁目10番1号 松下技研株式会社内
(43)公開日	昭和63年(1988)6月29日	(72)発明者	黒沢 俊晴 神奈川県川崎市多摩区東三田3丁目10番1号 松下技研株式会社内
		(74)代理人	弁理士 小銀治 明 (外2名)
		審査官	深沢 正志

最終頁に続く

(54)【発明の名称】 画像信号処理装置

1

【特許請求の範囲】

【請求項1】画素単位でサンプリングした多階調の濃度レベルを2値化する際に、注目画素の2値化誤差をその周辺の画素位置に対応させて記憶する誤差記憶手段と、注目画素の入力レベルと前記誤差記憶手段内の注目画素位置に対応した集積誤差を加算し補正レベルを出力する入力補正手段と、前記入力補正手段からの補正レベルを予め定められた閾値と比較し注目画素の2値化レベルを決定する2値化手段と、前記入力補正手段からの補正レベルと前記2値化手段からの2値化レベルの差分である2値化誤差を求める差分演算手段と、前記差分演算手段から2値化誤差を注目画素周辺の未処理画素に配分する配分の配分係数を発生させる配分係数発生手段と、前記差分演算手段からの2値化誤差と前記配分係数発生手段からの配分係数とから注目画素周辺の未処理画素に対応

2

する誤差配分値を演算する誤差配分値演算手段と、前記誤差配分値演算手段からの注目画素周辺の未処理画素に対応する誤差配分値の総和を求め、前記差分演算手段からの2値化誤差との差である切り捨て誤差を演算し剰余誤差として出力する剰余誤差演算手段と、前記誤差配分値演算手段からの誤差配分値の1つと前記剰余誤差演算手段からの剰余誤差を加算し、残りの誤差配分値とともに前記誤差記憶手段内の対応する画素位置の集積誤差とを加算し再び記憶させる誤差更新手段とを具備する画像信号処理装置。

【請求項2】剰余誤差演算手段は、誤差配分値演算手段からの注目画素周辺の未処理画素に対応する誤差配分値の総和を求め、差分演算手段からの2値化誤差との差分である切り捨て誤差を演算し剰余誤差として一時記憶すると共に次画素処理時に読み出し出力する事を特徴とす

る特許請求の範囲第1項記載の画像信号処理装置。

【請求項3】配分係数発生手段は、配分係数を4/8、2/8、1/8、1/8の組み合わせで発生させ、剰余誤差演算手段は2値化誤差の下位3ビットの信号レベルのビットの和から求めることを特徴とする特許請求の範囲第1項及び第2項記載の画像信号処理装置。

【発明の詳細な説明】

産業上の利用分野

本発明は、階調画像を含む画像情報を2値再生する機能を備えた画像信号処理装置に関するものである。

従来の技術

近年事務処理の機械化や画像通信の急速な普及に伴って、従来の白黒2値原稿の他に、階調画像や印刷画像の高品質での画像再現に対する要望が高まって来ている。特に、階調画像の2値画像による擬似階調再現は、表示装置や記録装置との適合性が良く、多くの提案がなされている。

これらの擬似階調再現の1つの手段として、ディザ法が最もよく知られている。この方法は、予め定められた一定面積において、その面積内に再現するドットの数によって階調を再現しようとするもので、ディザマトリクスに用意した閾値と入力画像情報を1画素毎に比較しながら2値化処理を行っている。この方法は階調特性と分解能特性がディザマトリクスの大きさに直接依存し、互いに両立できない関係にある。また印刷画像などに用いた再現画像におけるモアレ模様の発生は避けがたい。

上記階調特性と高分解能が両立し、かつモアレ模様の発生抑制効果の大きい方法として、誤差拡散法（文献：A*

$$K_{ij} = \begin{bmatrix} * & 7/16 \\ 3/16 & 5/16 & 1/16 \end{bmatrix} \dots\dots (2)$$

（但し、*は注目画素の位置）

を例示している。

第3図の構成では、上記の演算は注目画素に対する2値化誤差 E_{xy} に、未処理の周辺画素領域302内の各画素A～Dに対応する配分係数を乗算し、誤差記憶手段301内の値に加算し再び該当位置へ記憶させる誤差配分演算手段310によって実現している。ただし、誤差記憶手段301の画素位置Bの集積誤差は予め0にクリアされている。

発明が解決しようとする問題点

さて上記の誤差拡散法は、ディザ法に比して階調特性や分解能の点ですぐれた性能を持ち、印刷画像の再現時においてもモアレ模様の出現は極めて少く、原理的には入力レベル I_{xy} のすべてのレベルに応じた黒画素（または白画素）密度の階調を再現できる方式である。

しかし、上記の処理方式を実用的な整数演算型の処理回路で実現しようすると、2値化誤差 E_{xy} と周辺画素への誤差配分値の総和 $\sum K_{ij} \cdot E_{xy}$ が必ずしも一致しない。このことは、2値化誤差 E_{xy} のすべて値を周辺画素に配

*ール(R)・フーイドアンドエル(FLOYD&L)、STEINBERG)、“アン アダプティブ アルゴリズム フォー スペシャル グレー スケール (An Adaptive Algorithm for Spatial Grey Scale)”.エスアイデイ(SID)75 ダイジエスト(DIGEST),pp36-37)が提案されている。

第3図は上記誤差拡散法を実現するための装置の要部ブロック図である。

原画像における注目画素の座標を (x,y) とすると、301は誤差記憶手段、302は誤差配分係数マトリクスの示す注目画素の周辺の未処理画素領域、303は座標 (x,y) における集積誤差 S_{xy} の記憶位置、304は座標 (x,y) における入力レベル I_{xy} の入力端子、305は $I'_{xy} (= I_{xy} + S_{xy})$ の入力補正手段、306は出力レベル0またはRの出力画信号 P_{xy} の出力端子、307は一定閾値 $R/2$ を印加する信号端子、308は入力信号 I'_{xy} と一定閾値 $R/2$ を比較して $I'_{xy} > R/2$ の時 $P_{xy} = R$ を、その他の場合は $P_{xy} = 0$ を出力する2値化手段、309は $E_{xy} (= I'_{xy} - P_{xy})$ の注目画素に対する2値化誤差を求める差分演算手段である。

さて、注目画素に対する集積誤差 S_{xy} は第(1)、

(2)式で表わされる。

$$S_{xy} = \sum K_{ij} \cdot E_{x-j+2, y-i+1} \dots\dots (1)$$

（但し、 i, j は誤差配分係数マトリクス内の座標を示す。）

この誤差配分係数 K_{ij} は誤差 E_{xy} の注目画素の周辺画素への配分の重み付けをするもので前記文献では

※分していないことを意味し、入力レベル I_{xy} の全レベルに対応した階調を再現できず、特に入力レベル I_{xy} が低濃度および高濃度レベルのとき、この現象が顕著で、階調再現領域が狭められた再生画像となる。

本発明は、上記の誤差拡散法の実施に当って階調再現特性を改良し、モアレ模様の極めて少い画像信号処理装置を提供するものである。

問題点を解決するための手段

本発明は、画素単位でサンプリングした多階調の濃度レベルを2値化する際に、注目画素の2値化誤差をその周辺の画素位置に対応させて記憶する誤差記憶手段と、注目画素の入力レベルと前記誤差記憶手段内の注目画素位置に対応した集積誤差を加算し補正レベルを出力する入力補正手段と、前記補正レベルを予め定められた閾値と比較し注目画素の2値化レベルを決定する2値化手段と、前記補正レベルと2値化レベルの差分である2値化誤差を求める差分演算手段と、前記2値化誤差を注目画素の周辺の未処理画素に配分する配分係数を発生させる

5

配分係数発生手段と、前記差分演算手段からの2値化誤差と前記配分係数発生手段からの配分係数とから注目画素周辺の未処理画素に対応する誤差配分値を演算する誤差配分値演算手段と、前記誤差配分値演算手段からの注目画素周辺の未処理画素に対応する誤差配分値の総和を求め、前記差分演算手段からの2値化誤差との差分である剰余誤差を演算し出力する剰余誤差演算手段と、前記誤差配分値の内の1つと前記剰余誤差演算手段からの剰余誤差と加算し、残りの誤差配分値とともに前記誤差記憶手段内の対応する画素位置の集積誤差とを加算し再び記憶させる誤差更新手段から成る画像信号処理装置を構成し、上記目的を達成しようとするものである。

また前記剰余誤差演算手段は誤差配分値演算手段からの注目画素周辺の未処理画素に対応する誤差配分値の総和を求め、前記差分演算手段からの2値化誤差との差分である剰余誤差を演算し、一時記憶するとともに次画素処理時に読み出し出力する手段を用いる構成によっても上記目的を達成することができる。

また、配分係数発生手段は、配分係数を4/8、2/8、1/8、1/8の組み合わせで発生させ、剰余誤差演算手段は2値化誤差の下位3ビットの信号レベルのビットの和から求めることを構成によって回路構成を簡略化し上記目的を達成することができる。

作 用

$$G_A = K_A \times E_{xy}$$

$$G_B = K_B \times E_{xy}$$

$$G_C = K_C \times E_{xy}$$

$$G_D = K_D \times E_{xy}$$

さらに誤差更新手段112と剰余誤差演算手段113に誤差配分値 $G_A \sim G_D$ を出力する。

剰余誤差演算手段113は、前記誤差配分値 $G_A \sim G_D$ と前記2値化誤差 E_{xy} から誤差配分値 $G_A \sim G_D$ の総和と2値化誤差 E_{xy} との差分である剰余誤差 J_B を第(4)式により求める。

$$J_B = E_{xy} - (G_A + G_B + G_C + G_D) \quad \dots \dots \dots (4)$$

さらに、剰余誤差 J_B は後述の誤差更新手段112に出力さ

$$S_A = S_A' + G_A$$

$$S_B = J_B + G_B$$

$$S_C = S_C' + G_C$$

$$S_D = S_D' + G_D$$

さらに、誤差更新手段112は新たな集積誤差 $S_A \sim S_D$ を誤差記憶手段101の画素位置A～Dに対応する記憶装置に書込む更新処理をする。

6

*本発明は上記構成により、2値化誤差と注目画素の周辺画素に対応する誤差配分値の総和との差分である剰余誤差で次画素処理時に補正することで、2値化誤差と周辺画素の誤差配分値の総和を一致させ人力レベルの低濃度および高濃度領域の階調再現特性を改良し、モアレ模様が発生しないようにしたものである。

実 施 例

第1図は本発明の一実施例における画像信号処理装置の要部ブロック構成図である。

10 同図において、101～109の各ブロックの構成と作用は第3図の従来の誤差拡散法の301～309の各部と同様である。第3図の構成と異なる誤差配分値演算手段110と配分係数発生手段111と誤差更新手段112と剰余誤差演算手段113について詳細に述べる。

配分係数発生手段111は、注目画素周辺の未処理画素に対する配分係数セットを予め用意し、周辺画素領域102内の画素位置A～Dに対する2値化誤差 E_{xy} の配分係数 $K_A \sim K_D$ を誤差配分値演算手段110へ出力する。

20 前記誤差配分値演算手段110は、画素処理周期に同期した同期信号に同期しながら、前記配分係数 $K_A \sim K_D$ と差分演算手段109からの注目画素に対する2値化誤差 E_{xy} とで誤差記憶手段101の周辺画素領域102内の画素位置A、B、C、Dに対応する誤差配分値 $G_A \sim G_D$ を式(3)により求める。

$$\dots \dots \dots (3)$$

※れる。

誤差更新手段112は、前記同期信号に同期しながら、前記誤差配分値演算手段110からの誤差配分値 $G_A \sim G_D$ と前記剰余誤差演算手段113からの剰余誤差 J_B と前記誤差記憶手段101の周辺画素領域102内の画素位置A、B、C、Dに対応する記憶装置に記憶されているそれ以前の画素処理課程にのける集積誤差 $S_A' \sim S_D'$ を読み出し、新たな集積誤差 $S_A \sim S_D$ を第(5)式により求める。

$$\dots \dots \dots (5)$$

★ただし、第(5)式では剰余誤差 J_B を周辺画素領域102内の画素位置Bに加算したが、画素位置A、B、C、Dの内いずれかの位置に加算してもよく、以後画素位置B

に加算するものとして説明する。

また、剰余誤差 J_B は内部レジスタの一時記憶し、次画素処理時に読み出し、新たな周辺画素領域102内の画素位置A、B、C、Dのいずれかの位置に加算してもよい。これら誤差配分值演算手段110と配分係数発生手段111と誤差更新手段112および剰余誤差演算手段113の具体的構成を第2図(a)に例示する。同図において、剰余誤差 J_B は内部レジスタに一時記憶し周辺画素位置Bに反映させるものとして以下に説明する。

配分係数発生手段205は配分係数 $K_A \sim K_D$ を予め格納するために記憶手段206を設け画素処理の開始に先だてて収納する。また、記憶手段206は配分係数 $K_A \sim K_D$ を予め書込んだROM(リード・オンリ・メモリ)を用いてもよい。

誤差配分值演算手段207は、前記2値化誤差 E_{xy} と前記配分係数 $K_A \sim K_D$ とから誤差配分值 $G_A \sim G_D$ を乗算し求め、誤差更新手段210と剰余誤差演算手段208に出力する。

剰余誤差演算手段208は、前記誤差配分值演算手段207からの誤差配分值 $G_A \sim G_D$ の総和209と前記2値化誤差 E_{xy} との差分である剰余誤差 J_B を演算し、内部レジスタ203(R_j)に一時記憶する。内部レジスタ203(R_j)から読み出された前画素処理時の剰余誤差 J_B' を誤差更新手段210に出力する。

$$K_{ij} = \begin{bmatrix} * & 4/8 \\ 1/8 & 2/8 & 1/8 \end{bmatrix} \dots (6)$$

とした場合の剰余誤差演算手段の具体的構成を示す。2値化誤差 E_{xy} を15から8の場合を例にして、誤差配分值演算手段110の整数演算によって切り捨てられた剰余誤差 J_B を(4)式で求め表に示す。この表から、剰余誤差 J_B は0～最大3であることが判明し、第2図(b)に示すように2値化誤差 E_{xy} の下位3ビットデータ E_{xy}' を入力し、表に示すような2ビットの剰余誤差 J_B を出力するテーブル216を構成する。

2値化誤差 E_{xy}	E_{xy}'	$GA+GB+GC+GD$	剰余誤差 J_B
1111(15)	111	12	3
1110(14)	110	12	2
1101(13)	101	11	2
1100(12)	100	11	1
1011(11)	011	9	2
1010(10)	010	9	1
1001(9)	001	8	1
1000(8)	000	8	0

剰余誤差 J_B は内部レジスタ217(R_j)に一時記憶し、次画素処理時に読み出し剰余誤差 J_B' を出力する。このように、配分係数を第(6)式のようにすることにより複※50

* 誤差更新手段210は同期信号入力端子204から入力した画素処理に同期した同期信号214に同期しながら、誤差配分值 G_A と誤差記憶手段201より読み込んだ画素位置Aに対応する集積誤差 $S'A$ を加算し次の画素処理における集積誤差 S_{xy} として使用するため内部レジスタ211(R_A)に一時記憶する。画素位置Bに対する集積誤差は誤差配分值 G_B と剰余誤差演算手段208からの前画素処理において一時記憶しておいた剰余誤差 J_B' を加算し画素位置Bに対応する集積誤差(S_B)として内部レジスタ212(R_B)に一時記憶する。誤差配分值 G_C と前画素処理において一時記憶している内部レジスタ212(R_B)のデータを加算し画素位置Cの集積誤差(S_C)として内部レジスタ(R_C)に一時記憶する。誤差配分值 G_D と前画素処理において一時記憶している内部レジスタ213(R_C)のデータと加算し画素位置Dの集積誤差 S_D として誤差記憶手段201の画素位置Dに対応する記憶装置に記憶させる。このような誤差更新手段210により、誤差記憶手段201内の記憶装置へのアクセスは、画素位置Aに対応する読み込みアクセスと画素位置Dに対応する書き込みアクセスのみとなり容易に実現可能な構成となる。

また、2値化誤差 E_{xy} を注目画素の周辺の未処理画素に配分する配分係数を

※雑な演算が不用となり実用的な回路構成となる。

30 発明の効果

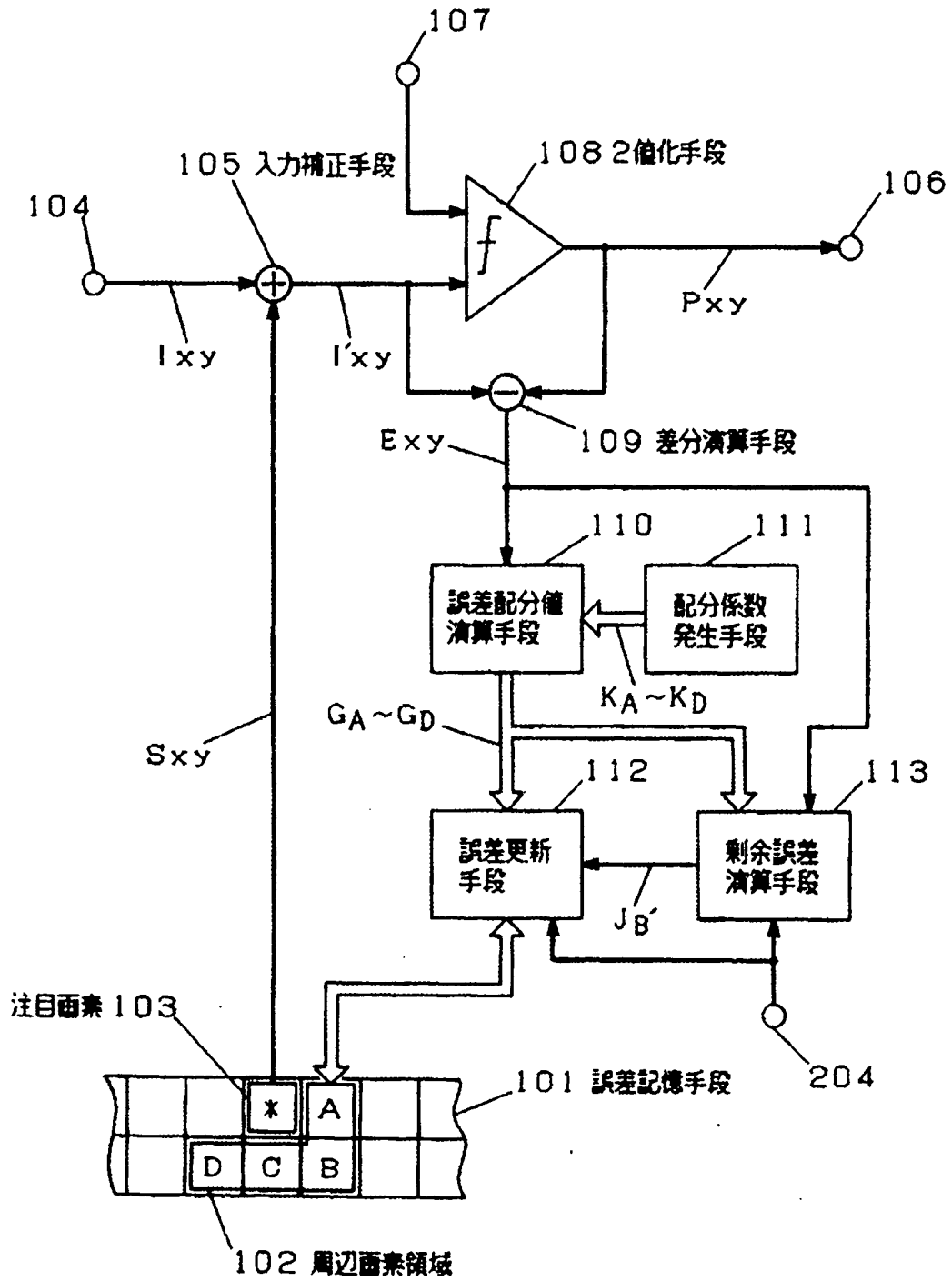
以上のように本発明では、注目画素の周辺画素に対する2値化誤差を配分する際、2値化誤差と配分された誤差配分值の総和とから整数演算の切り捨て誤差である剰余誤差を求め次画素処理時に補正することにより、誤差拡散法を実用的な整数演算型の処理回路で構成したときに問題となった入力レベルの低濃度および高濃度領域の階調再現特性が大幅に改善され、実用的な画像信号処理装置を提供することが可能となった。

【図面の簡単な説明】

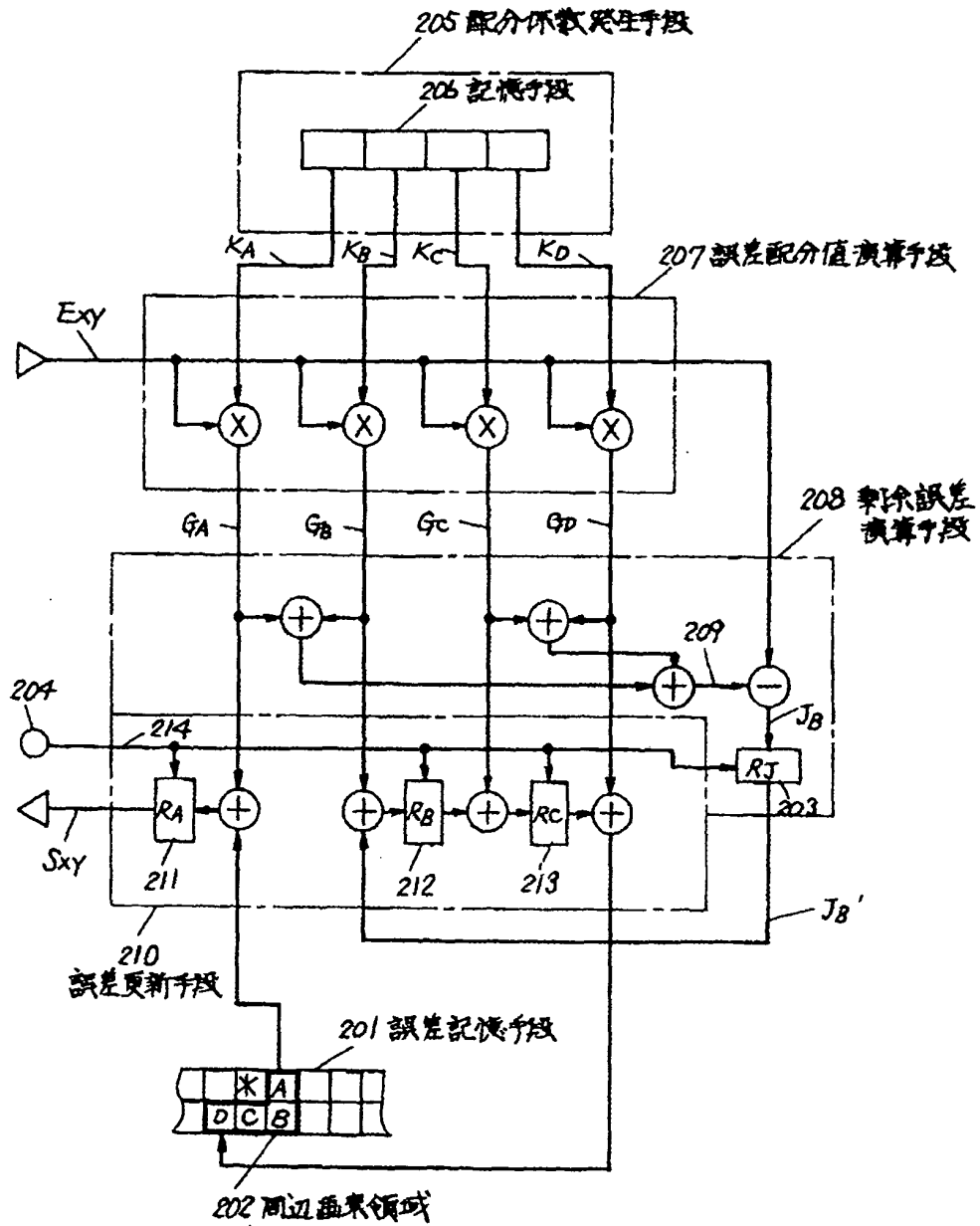
40 第1図は本発明の一実施例における画像信号処理装置の要部ブロック構成図、第2図は同装置における誤差配分值演算手段と配分係数発生手段と誤差更新手段および剰余誤差演算手段のブロック構成図、第3図は従来の誤差拡散法を実施する画像信号処理装置の要部ブロック構成図である。

101・201……誤差記憶手段、110……誤差配分值演算手段、111……配分係数発生手段、112……誤差更新手段、113……剰余誤差演算手段、206……記憶手段、203・211～213……内部レジスタ、216……テーブル。

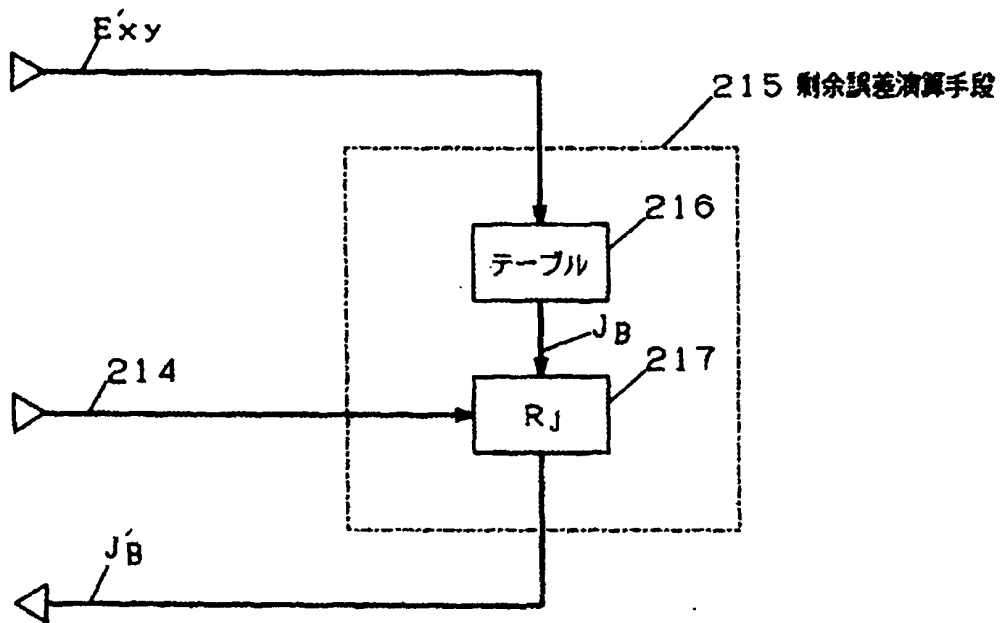
【第1図】



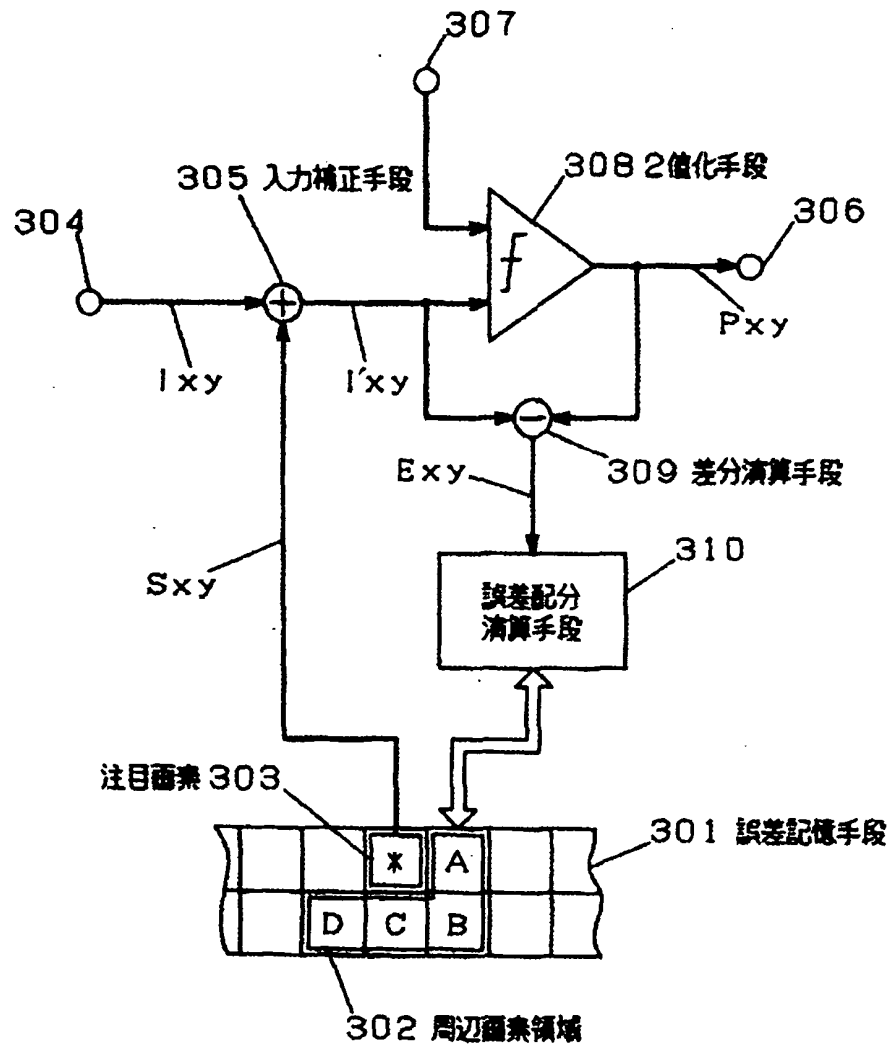
【第2図(a)】



【第2図(b)】



【第3図】



フロントページの続き

(72)発明者 高橋 潔
神奈川県川崎市多摩区東三田3丁目10番1
号 松下技研株式会社内

(72)発明者 土屋 博義
神奈川県川崎市多摩区東三田3丁目10番1
号 松下技研株式会社内